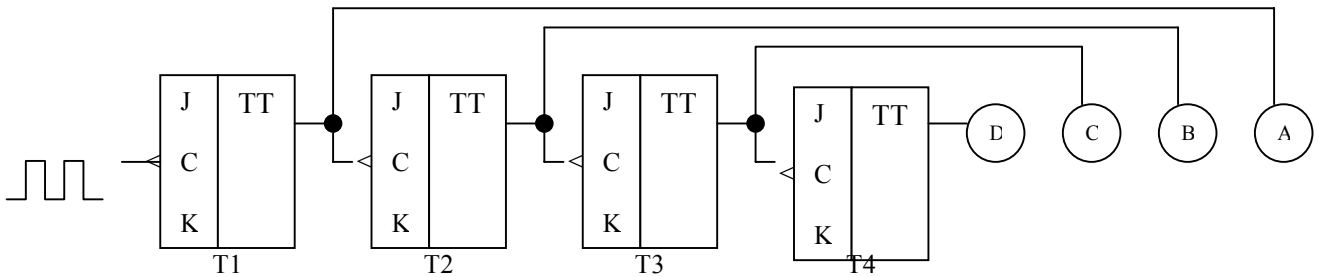


# СЧЕТЧИКИ

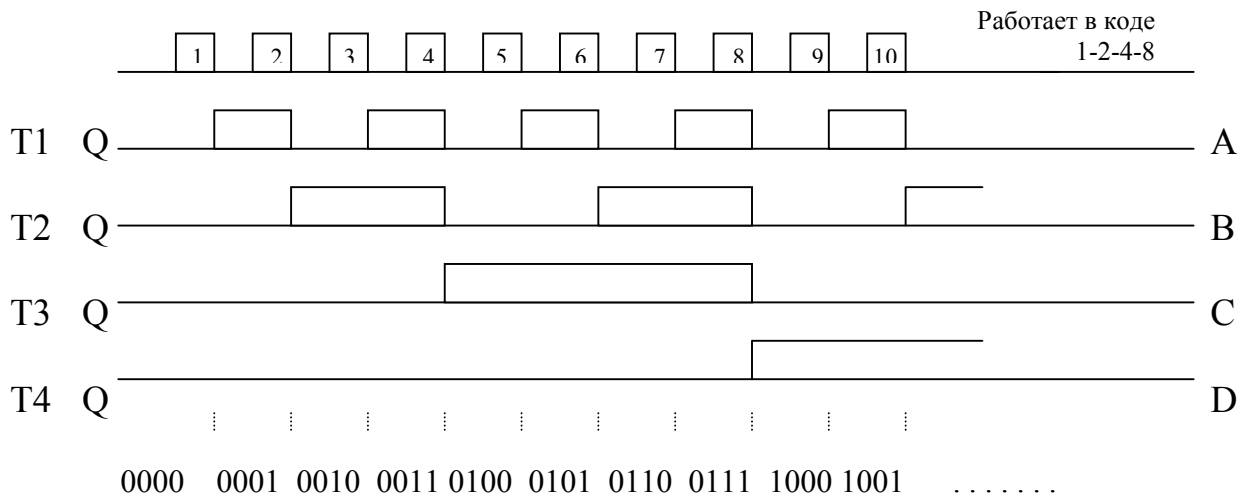
## 1. Асинхронные счётчики со сквозным переносом.

Если счётчик считает от 0 до 16 (в двоичной системе), то у него должно быть 16 различных выходных состояний. Такой счётчик называется счётчиком по модулю 16. Модуль счётчика - это число различных состояний, через которые проходит счётчик в процессе одного полного цикла счёта.

Схема счётчика по модулю 16:

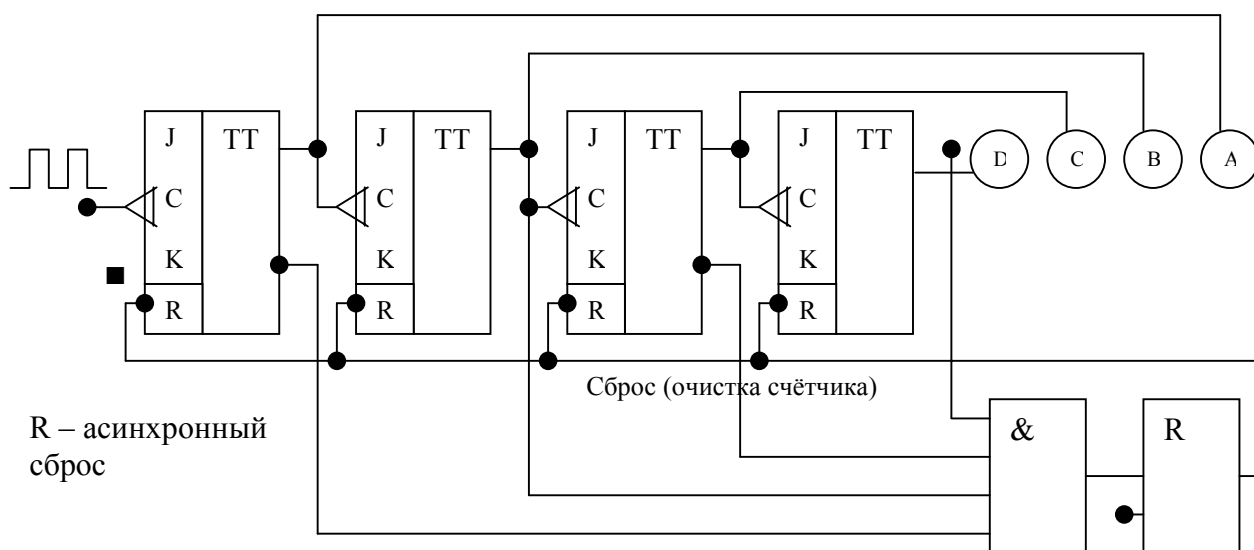


Асинхронный счётчик по модулю 16 или 4х разрядный счётчик.



Видим, что состояние триггеров изменяется последовательно «насквозь», поэтому и называется счётчик со сквозным переносом. Ещё его можно назвать счётчик по модулю 16, 4х разрядным счётчиком, асинхронным счётчиком.

Асинхронные счётчики по модулю 10, декадный или десятичный счётчик.

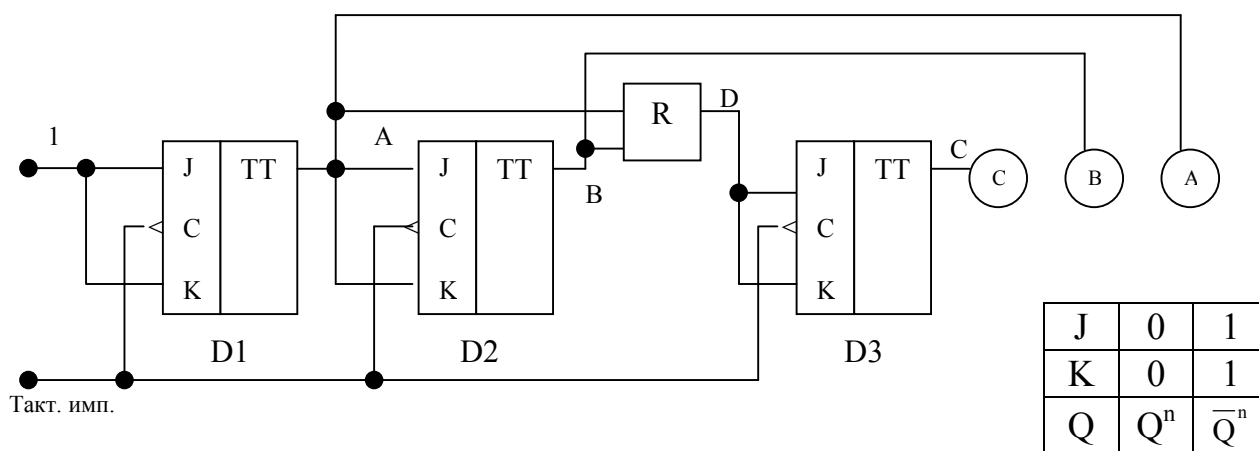


С приходом числа 10 (1010) И-НЕ переключается из «1» в «0» и сбросит все триггеры в нулевое состояние. И счётчик начнёт снова считать от 0000 до 1001. Ещё этот счётчик называется декадным (десятичным) счётчиком.

2. Синхронные счётчики.

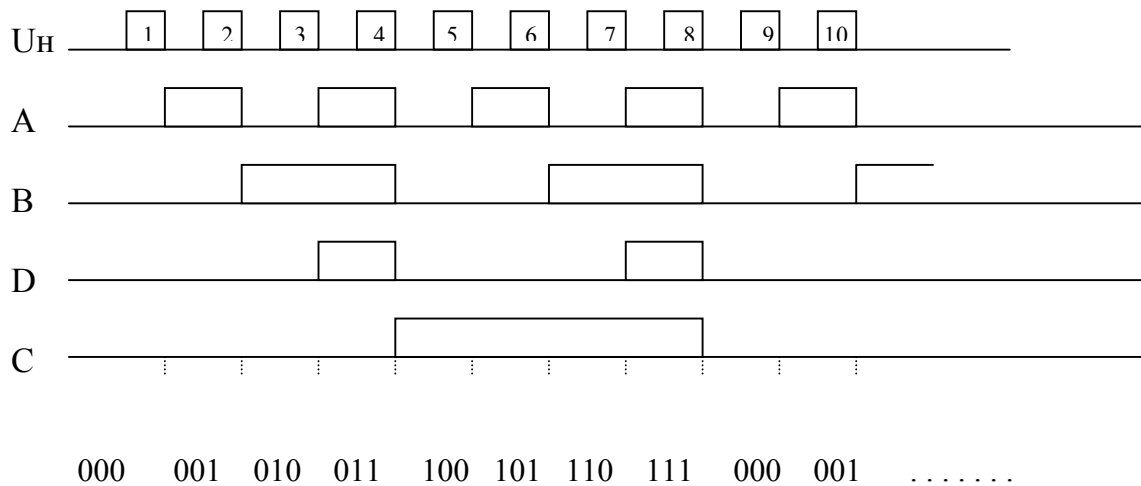
В асинхронных счётчиках триггеры срабатывают неодновременно (не синхронно с тактовыми импульсами).

Если триггеры срабатывают одновременно, то это синхронный режим работы. Трёхразрядный счётчик (счётчик по модулю 8) приведён на рис.



Триггеры используются как в режиме переключения ( $j=k=1$ ), так и в режиме блокировки ( $j=k=0$ ).

Диаграмма работы синхронного счётчика:

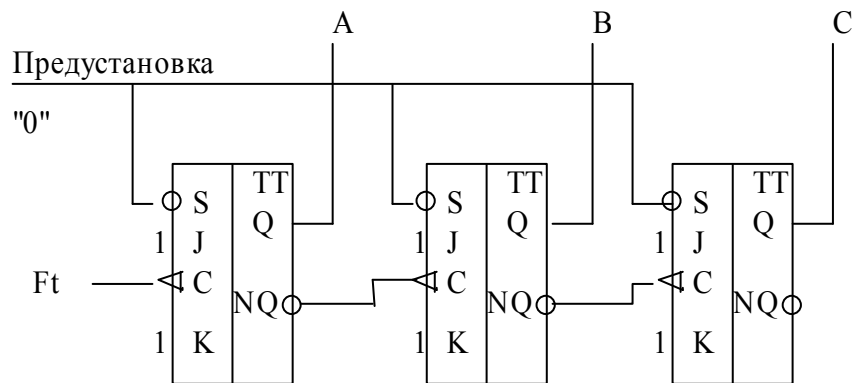


### 3. Вычитающие счётчики.

Мы рассмотрели счётчики, которые считают в прямом направлении (0,1,2,3,4...). Их называют счётчиками прямого действия, суммирующими.

Иногда возникает необходимость считать в обратном направлении (9,8,7,6...). Такие счётчики называют вычитающими.

Схема асинхронного вычитающего счётчика по модулю 8:



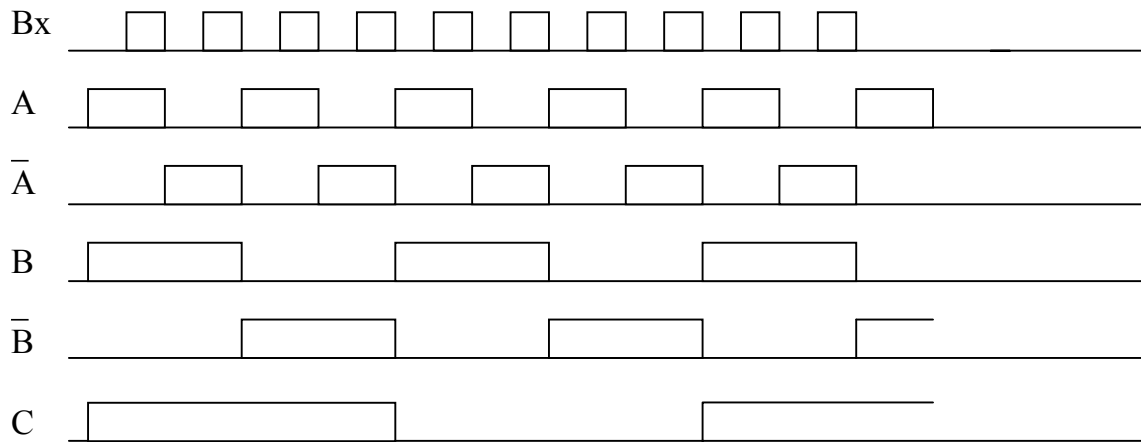
Сначала – установка счётчика в состояние 1 1 1 и затем последовательно вычитается 1:

1 1 0  
1 0 1 и т.д.

Это счётчик циклического типа, т.е. когда счётчик приходит в состояние 000, он снова начинает счёт с числа 111. В некоторых случаях нужны счётчики, которые останавливаются, когда исчерпана вся счётная последовательность (т.е. состояние 000). Для этого на выходе счетчика устанавливается схема ИЛИ. На нее подаются все прямые выходы триггеров (А, В, С). Выход ИЛИ подключается ко входам J, К первого триггера.

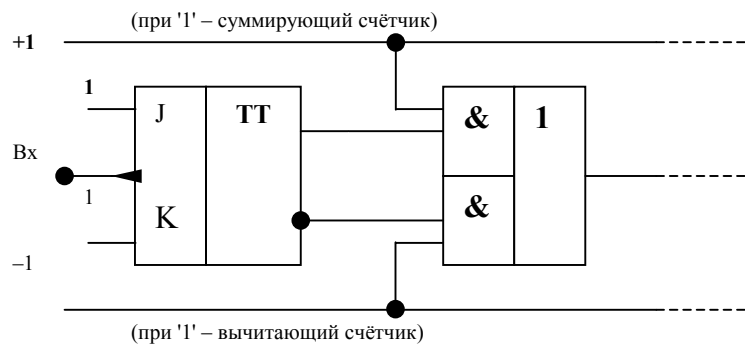
При достижении 000 срабатывает схема ИЛИ ( $j=k=0$ ) и счёт прекращается.

Диаграмма работы вычитающего счётчика.



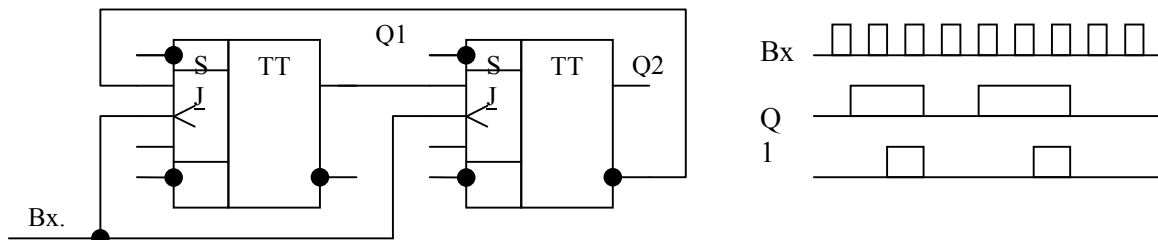
111 | 110 | 101 | 100 | 011 | 010 | 001 | 000 | 111 | ..... |

### Реверсивные счётчики.

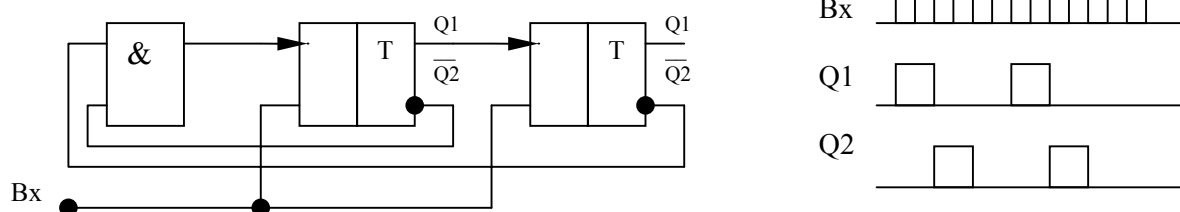


Примеры счётчиков:

Счётчик по модулю 3 на JK-триггерах:



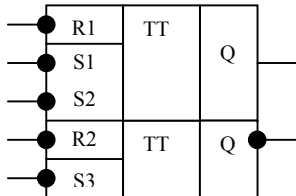
Счётчик по модулю 3 на D-триггерах:



# ТРИГГЕРНЫЕ СХЕМЫ И СЧЕТЧИКИ

В составе серий ТТЛ выпускаются микросхемы, содержащие RS-, D- и JK-триггеры (на многотриггерных схемах можно построить: делители частоты, регистры, память малой ёмкости).

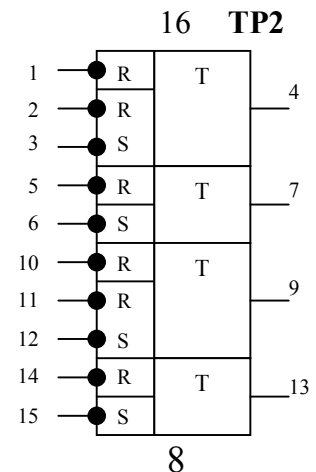
## RS-триггер (К555ТР2).



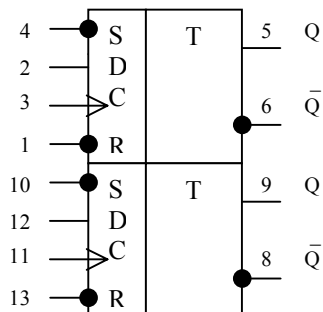
Серия	Обозначение	2
К155	ТР	+
КМ555		+
К531		+
КР1533		+

## D-триггер ТТЛ.

Серия	Обозначение	2	5	7	8	9
К155	ТМ	+	+	+	+	
КМ155		+	+	+		
К555		+		+	+	+
КМ555		+		+	+	+
К531		+			+	+
КР1533		+			+	+
КР1531					+	+



## ТМ2:

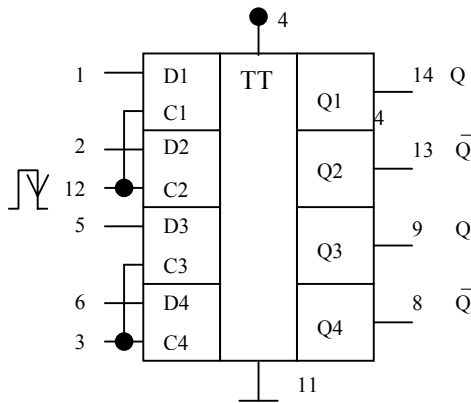


|> – Динамический вход

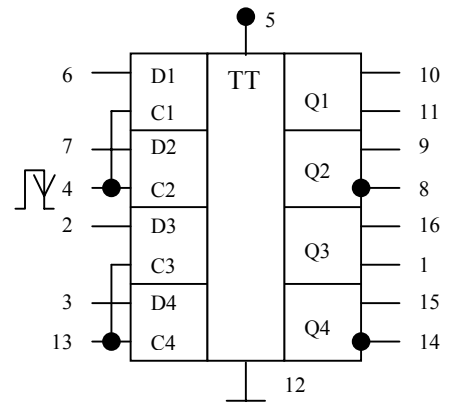
### Состояния триггеров

Режим работы	Вход				Выход
	S	R	C	D	Q
Асинхронная установка	0	1	*	*	1
Асинхронный сброс	1	0	*	*	0
	0	0	*	*	
Загрузка 1	1	1	↑	1	1
Загрузка 0	1	1	↑	0	0

**TM5**

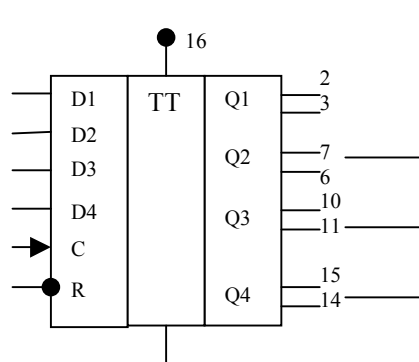


**TM7**

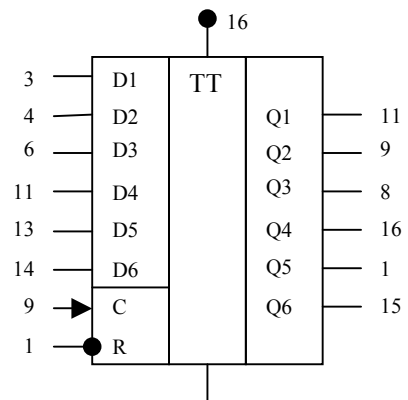


Двухступенчатые триггеры.

**TM8**



**TM9**

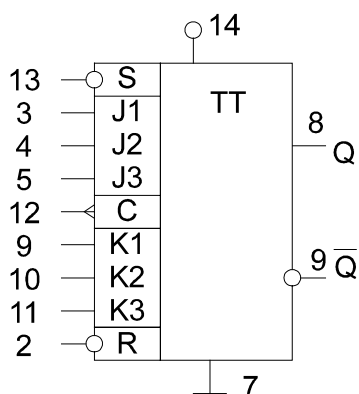


## JK-триггеры ТТЛ.

Сводка выпускаемых JK-триггеров.

Серия	Обозначение	1	6	9	10	11	15	
K155	ТВ	+					+	
KM155		+						
K555			+	+				
K531					+	+	+	
K1533								+
KP1531					+	+		+

**ТВ1** – универсальный многоцелевой MS-триггер



Имеет инверсные входы установки  $\bar{S}$  и сброса  $\bar{R}$ .  
По 3 входа J и K, соединённые операцией «И».  
Тактовый вход  $\bar{C}$ , и выходы Q и  $\bar{Q}$ .

Состояния триггера переключаются отрицательным фронтом.

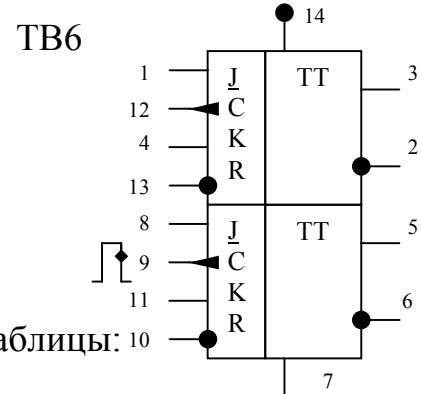
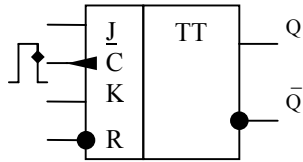
Состояния JK-триггера:

Режим работы	Вход					Выход	
	$\bar{S}$	$\bar{R}$	$\bar{C}$	J	K	Q	$\bar{Q}$
Асинхронная установка	0	1	*	*	*	1	0
Асинхронный сброс	1	0	*	*	*	0	1
Неопределённость	0	0	*	*	*	1	1
Переключение	1	1	Тактовый импульс	1	1	$\bar{q}$	q
Загрузка 0	1	1		0	1	0	1
Загрузка 1	1	1		1	0	1	0
Хранение (нет изменений)	1	1		0	0	q	$\bar{q}$

### ТВ6 (2 JK-триггера)

Данные переносятся по отрицательному перепаду тактового импульса.

Данные от входов J и K следует загружать в триггер, когда на входе  $\bar{C}$  присутствует напряжение высокого уровня.



Режимы работы триггера выбираются из таблицы:

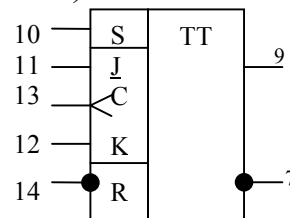
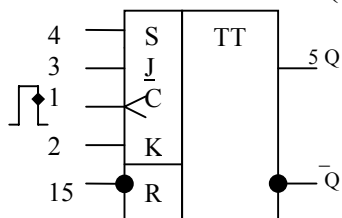
$I_n=8 \text{ мА}$ ;  $f_t=30 \text{ МГц}$ .

#### Состояние микросхемы ТВ6

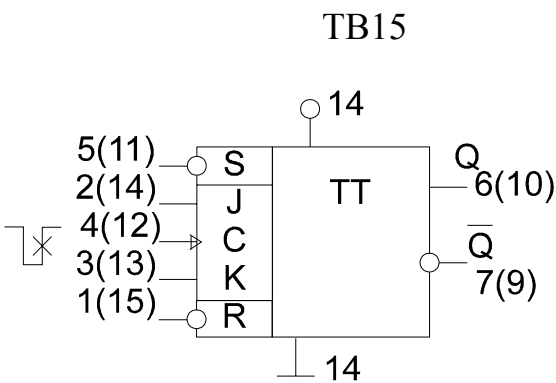
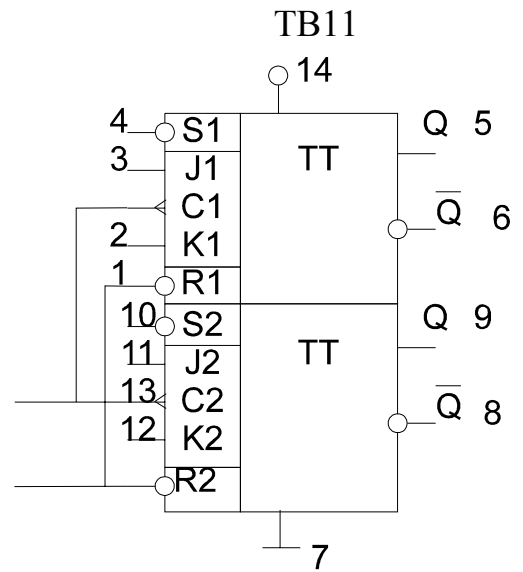
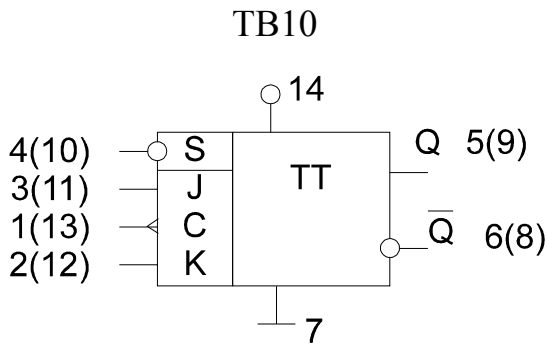
Режим работы	Вход				Выход	
	$\bar{R}$	$\bar{C}$	J	K	Q	$\bar{Q}$
Асинхронный сброс	0	*	*	*	0	1
Переключение	1	Тактовый импульс	1	1	$\bar{q}$	q
Загрузка 0 (сброс)	1		0	1	0	1
Загрузка 1 (установка)	1		1	0	1	0
Хранение	1		0	0	q	$\bar{q}$

#### ТВ9 (по 2 JK-триггера).

В них добавлен вход  $\bar{S}$  (по сравнению с ТВ6)





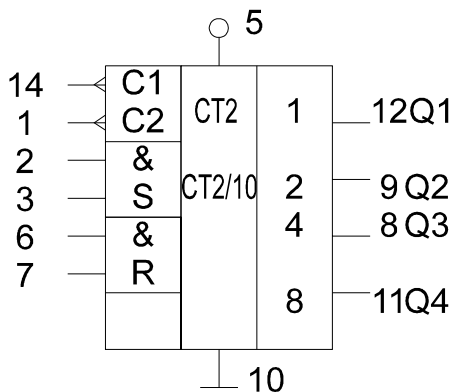


Триггеры применяются в счётчиках, регистрах, ЗУ.

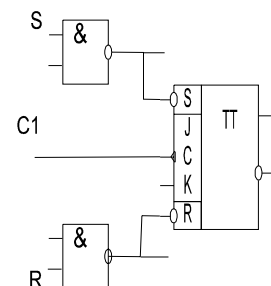
### Счётчики ТТЛ

Серия	Обозначение	2	4	5	6	7	8	9	10	11	13	14	15	16	17	18	19	
K155	ИЕ	+	+	+	+	+	+	+				+						
KM155		+	+	+	+	+	+											
K555		+		+	+	+			+		+	+	+				+	+
KM555									+	+								+
K531										+		+	+	+	+	+	+	
KP1533																		
KP1531						+	+		+	+	+							

**ИЕ2** – 4х разрядный двоично-десятичный асинхронный счётчик



Установка 1001 (9)  
 При S=1  
 Счёт при S и R = 0



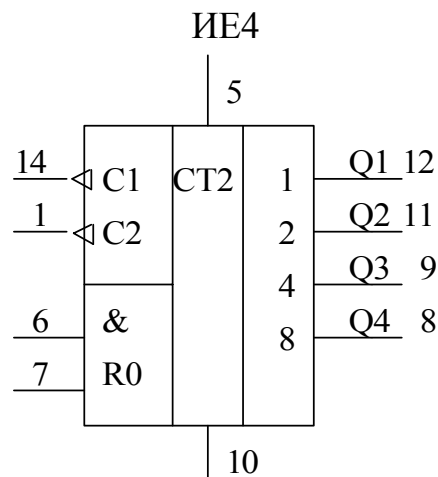
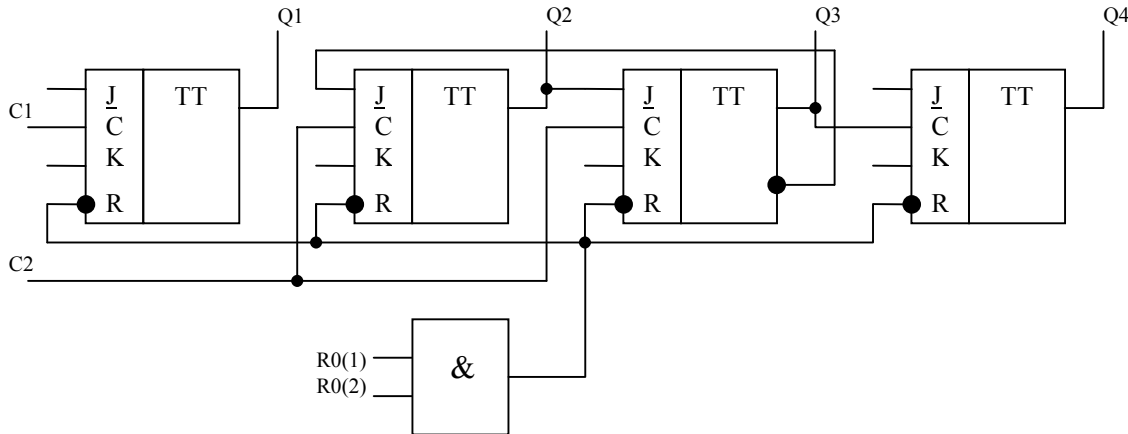
Сброс при R=1

Симметричный счётчик-делитель на 10.

2) скважность = 2 (Q4 соединяется с C1), входные импульсы подаются на вход C2. Сигнал снимается с Q1.

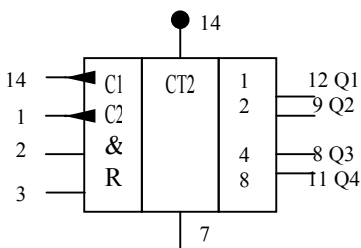
3) деление на 2 (вход C1) и деление на 5 (вход C2).

**ИЕ4** – 4х разрядный двоичный счётчик.



Принцип работы: R0=1 – сброс системы в 0, при других значениях R0 – счёт.

**ИЕ5** – 4х разрядный асинхронный счётчик, состоит из 2х делителей: :2 и :8.



Вход C1 – выход Q1 → :2,

Вход C2 – вых. Q2, Q3, Q4 → :8

**ИЕ6 и ИЕ7** – 4х разрядные реверсивные синхронные счётчики.

**ИЕ6** – двоично-десятичный.

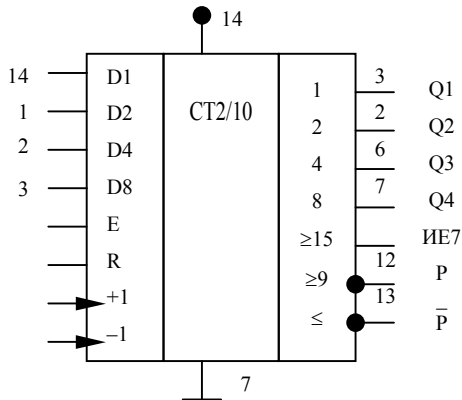
**ИЕ7** – двоичный.

Режимы: 1) Сброс

2) Параллельная загрузка

3) Синхронный счёт на увеличение или уменьшение.

Направление счёта определяется тем, на какой счётный вход подаются входные импульсы.



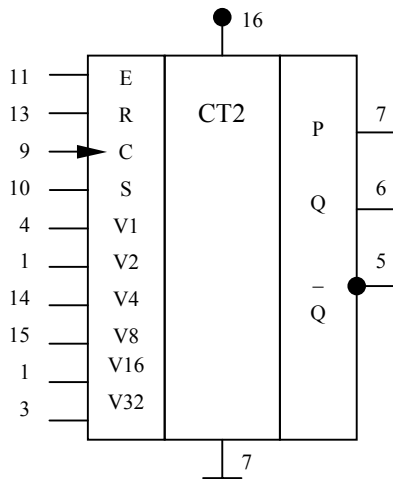
P – вывод счёта на увеличение,  $\bar{P}$  – на уменьшение. От выводов P берутся тактовые сигналы для последующего счётчика. Вывод P соединяется с '+1' – последующий, а вывод  $\bar{P}$  – с '-1'

E – вход разрешения параллельной загрузки.

R – вход сброса счётчика ( $R=1$ ).

D1–D8 – входные данные.

**ИЕ8** – программируемый счётчик с входами для переключения коэффициента деления.



E – вход разрешения счёта;

R – вход установки '0'; ( $R=1$ )

G – счётный вход;

$\bar{S}$  – вход стробирования (остановка деления);

( $S=1$ )

V1...V32 – входы управления коэффициентом деления;

P – выход переноса (поле подсчета 63-го импульса);

Q и  $\bar{Q}$  – выходы;

C1 – вход для последовательного включения (наращивания) счётчиков.

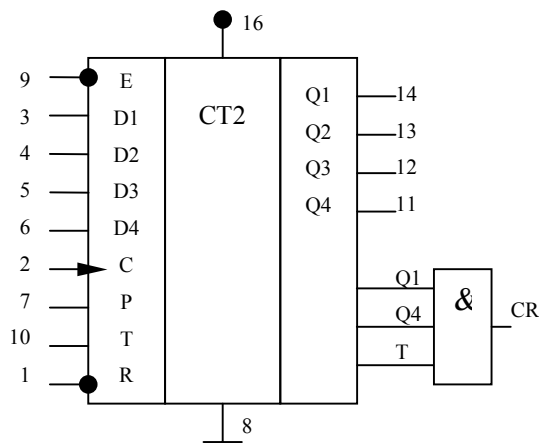
Счёт разрешён при  $R=S=E=0$ , при  $S=1$  – остановка деления.

$$F_{\text{вых}} = \frac{F}{64} (V_{32} * 2^5 + V_{16} * 2^4 + V_8 * 2^3 + V_4 * 2^2 +$$

$$V_2 * 2^1 + V_1 * 2^0)$$

**ИЕ9** – синхронный двоично-десятичный счётчик с возможностью синхронной установки в произвольное состояние от 0 до 9.

Тактовый вход имеет порог Шмитта  $\pm 400\text{мВ}$ .



**E** – вход разрешения подачи сигналов на  $D1...D4$ . По приходу тактового импульса информация переписывается на выход  $Q1...Q4$ .

**C** – вход счётных импульсов.

**P** и **T** – входы разрешения (запрета) счёта.

**R** – сброс в '0';

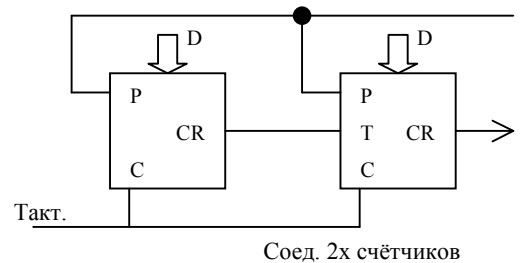
**CR** – выход переноса импульса в следующий разряд.

Счётчик устанавливается в предварительное состояние, если на

входе  $E=0$ . В этом случае разрешается подача сигналов на входы **J** и **K** триггеров от входов предварительной установки  $D1-D4$ . Эти сигналы передаются на выходы  $Q1-Q4$  при поступлении положительного сигнала тактового импульса на входе **C**. Счёт происходит при наличии на входах **P**, **T**, **E** '1'.

Схема устанавливается в нулевое состояние при подаче на вход **R** – '0'. Для осуществления переноса импульса в следующий разряд предусмотрена схема "И" с тремя входами: вход разрешения переноса и два входа, которые соединяются с выходами  $Q1$  и  $Q4$  счётчика.

При поступлении девятого счётного импульса (1001) на выходе – '1', а после девятого – '0'. т.е. на каждые 10 счётных импульсов формируется 1 импульс переноса на вход счётчика старшего разряда. Имеет два входа разрешения **P**–параллельный, **T**–вспомогательный (трюковый).



### Режим работы ИЕ9

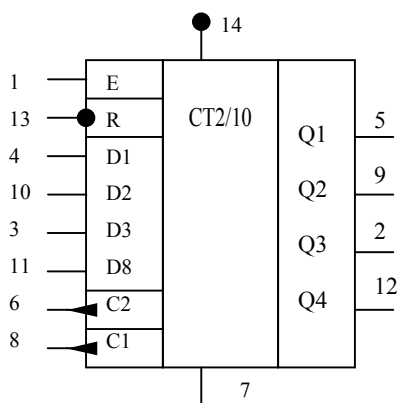
Режим работы	Вход						Выход	
	$\bar{R}$	C	P	T	E	$D_n$	Q	CR
Сброс	0	*	+	+	+	+	0	0
Параллельная загрузка	1	$\uparrow$	+	+	0	0	0	0
Счёт	1	$\uparrow$	1	1	1	+	счёт	1
Хранение	1	+	0	+	1	+	$Q_n$	1
	1	+	+	0	1	+	$Q_n$	1

**ИЕ10** – двоичный счётчик (по структуре аналогичен ИЕ9 и такая же цоколёвка).

Сигнал окончания счёта на CR появится, когда на выходах Q все уровни – '1'.

**ИЕ11** – такой же как ИЕ10 с такой же цоколёвкой.

**ИЕ14** – декадный асинхронный счётчик.



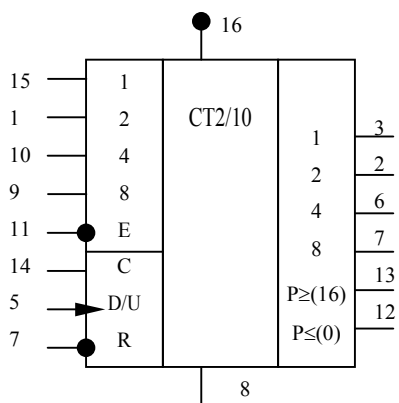
**ИЕ15** – двоично-десятичный асинхронный счётчик. Содержит 4 RS-триггера и мультиплексор. Состоит из делителя на 2 и на 5.

По входу C1 – :2 (выход Q1).

По входу C2 – :5 (выходы Q2, Q3, Q4).

E – вход разрешения записи данных (при E=0 и R=1).

R – асинхронный сброс и запрет работы (сброс при R=0) счёт при E=1, R=1. Когда E=0 действие тактовых входов запрещается, а данные с входов D1–D8 загружаются параллельно в триггеры счётчика.

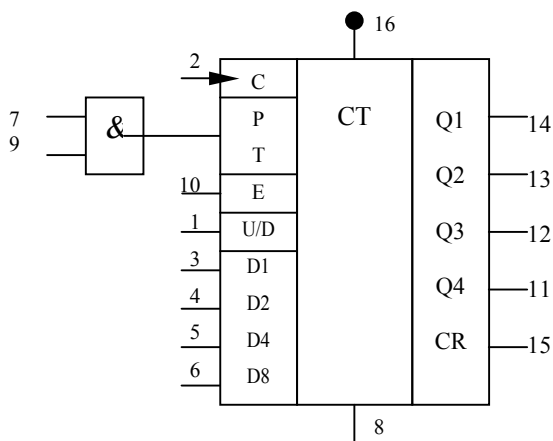


**ИЕ13** – счётчик реверсивный синхронный 4х разрядный. Вариант ИЕ7 с единым тактовым входом C и входом управления U/ $\bar{D}$  – больше (меньше).

E – разрешение параллельной записи

U/D = 1 – вырастает,

U/D = 0 – уменьшается.



**ИЕ16, ИЕ17** – двоично-десятичный и двоичный синхронные 4-разрядные реверсивные счётчики.

C – счётный вход,

E – вход разрешения записи данных,

P и T – входы разрешения счёта.

U/ $\bar{D}$  переключение направления счёта (если '1' то счёт вырастает, если '0' – то счёт уменьшается).

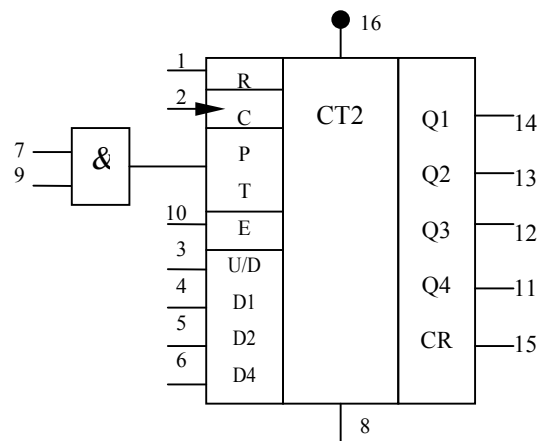
CR – выход переноса.

**ИЕ18** – синхронный 4-разрядный двоичный счётчик (используется 4 D-триггера). Предварительная установка счётчика и установка в '0' – синхронные, т.е. осуществляется с приходом синхроимпульса.

Р и Т – разрешение счёта;

Е – вход разрешения записи данных;

CR – выход переноса.



### Счётчики с не двоичным кодированием.

Наибольшее практическое значение имеют счётчики с кодом Грея, счётчики Джонсона и счётчики с кодом «1 из N».

### Счётчики в коде Грея.

Грей применил код для построения угловых перемещений в цифровой код. В коде Грея при переходе от одной кодовой комбинации к следующей изменяется только один разряд. Это свойство устраняет одновременное переключение многих разрядов, характерное для двоичных счётчиков при некоторых переходах. Одновременное переключение многих элементов создаёт большие токовые импульсы в цепях питания, которые могут вызвать сбои в работе схемы.

В ряде БИС/СБИС применение двоичных счётчиков большой разрядности не разрешается и они заменяются счётчиками с кодом Грея и последующим преобразованием кода Грея в двоичный.

Последовательность кодовых комбинаций для кода Грея получается из соотношения:

$$g_i = b_i \oplus b_{i+1},$$

где  $g_i$  – значение разряда кода Грея;

$b_i$  – значение разряда двоичного кода, преобразуемого в код Грея.

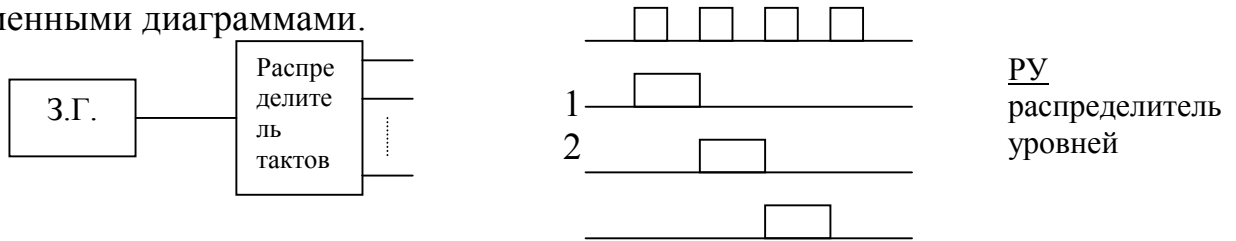
Схема преобразователь кода Грея в двоичный приведена в Титце У., Шенх К. Полупроводниковая схемотехника пер. с нем. 1982 – 512с.

Десятичные числа	Числа в коде 8421	Числа в коде Грея	Числа в коде Джонсона
0	0000	0000	00000
1	0001	0001	00001
2	0010	0011	00011
3	0011	0010	00111
4	0100	0110	01111
5	0101	0111	11111
6	0110	0101	11110

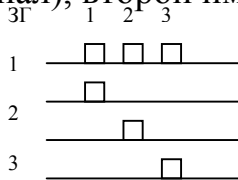
7	0111	0100	11100
8	1000	1100	11000
9	1001	1101	10000

### Счётчики в коде «1 из N»

На их основе получают импульсные последовательности с заданными временными диаграммами.



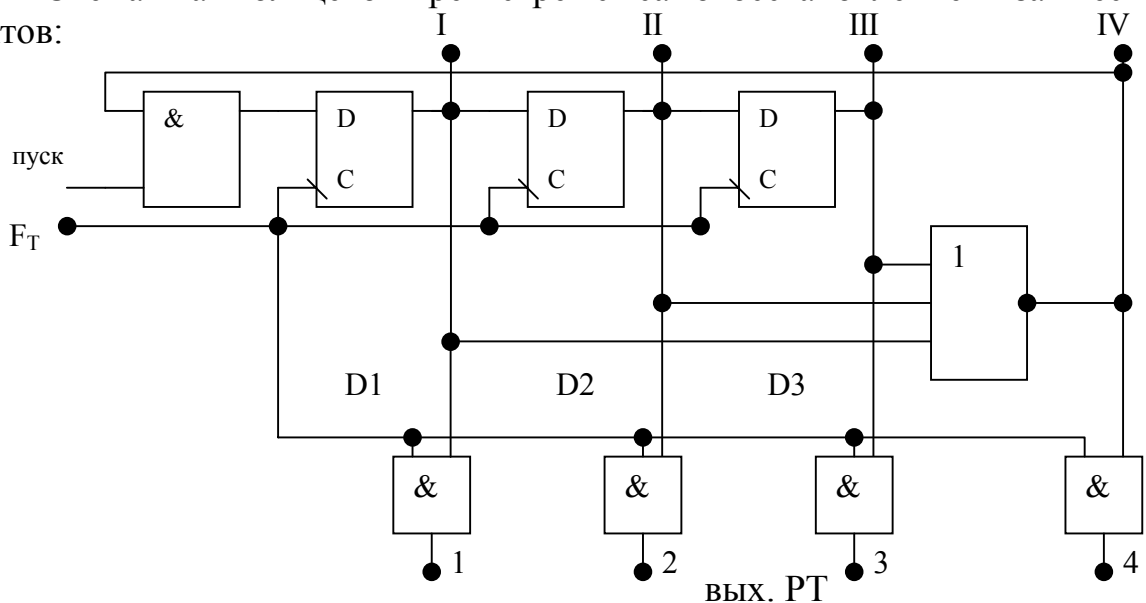
Первый импульс генератора передается на первый выход счётчика (канал), второй импульс - во второй канал и т.д.



### РИ распределитель импульсов

Распределителем тактов является сдвигающий регистр, замкнутый в кольцо, если записанное в регистр слово содержит только одну единицу. Число выходов распределителя токов равно разрядности регистра. Недостаток схемы – потеря правильного функционирования при сбое.

Схема на кольцевом регистре с самовосстановлением за несколько тактов:



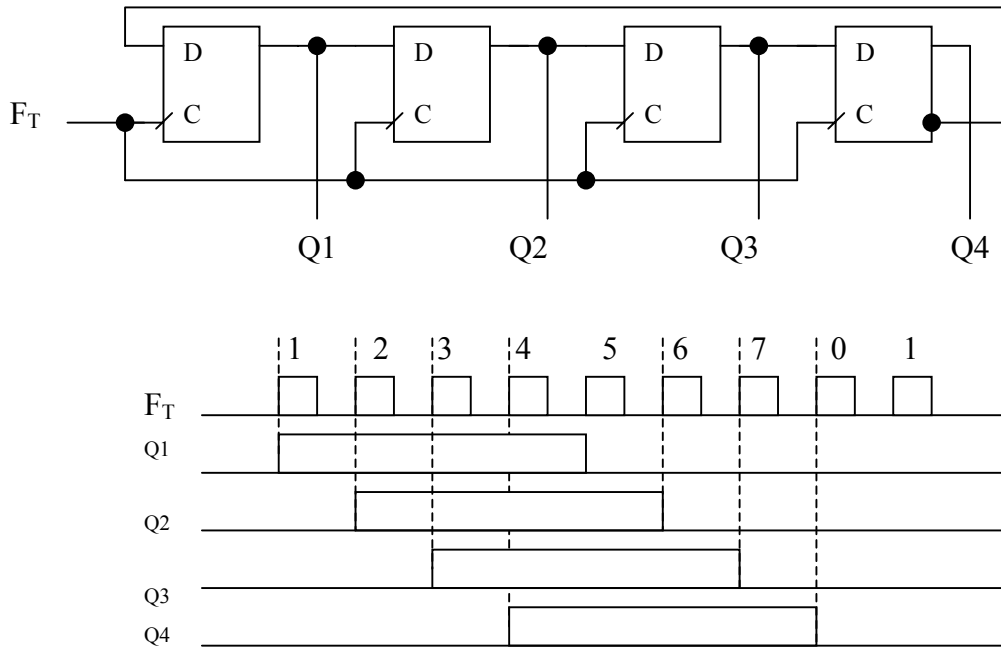
Пока на входе 1 хотя бы одна «1» – то поступают на вход D1 «нули». Как только на D1...D3 – нули, вырабатывается схемой «И» – «1».

## Счётчик Джонсона

(счётчик Мебиуса, счётчик Либау-Крейга).

Счётчик имеет  $2n$  соединений, т.е. вдвое больше, чем обычный кольцевой регистр.

### Счётчик Джонсона



Код Джонсона можно преобразовать в код «1 из N» и строить распределители.

Принцип дешифрации состоит в выявлении границ между зонами единиц и нулей.

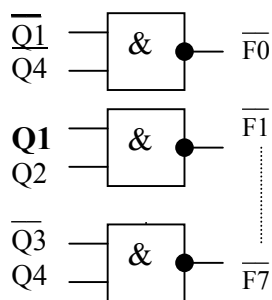
Номер состояния	Q1	Q2	Q3	Q4
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1

Из таблицы следует, что преобразование кода Джонсона в код «1 из N» осуществляется согласно выражениям:

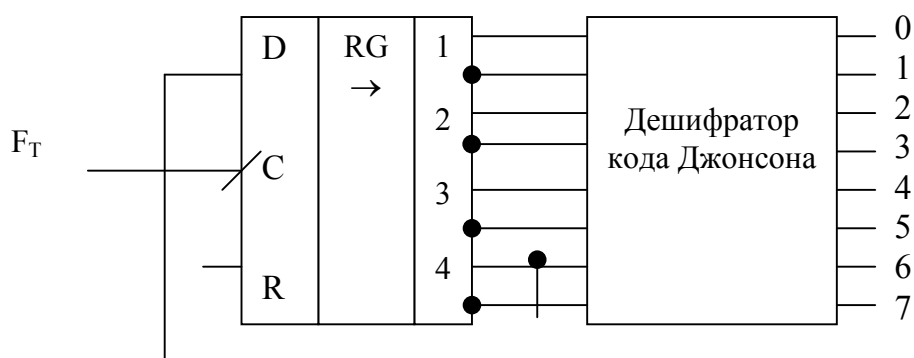
$$\begin{aligned}
 F_0 &= \overline{Q1} \cdot \overline{Q4} & F_1 &= Q1 \cdot \overline{Q2} \\
 F_2 &= Q2 \cdot \overline{Q3} & F_3 &= Q3 \cdot \overline{Q4} \\
 F_4 &= Q1 \cdot Q4 & F_5 &= \overline{Q1} \cdot Q2 \\
 F_6 &= \overline{Q2} \cdot Q3 & F_7 &= \overline{Q3} \cdot Q4
 \end{aligned}$$



Схема преобразования:



Распределитель на основе счётчика Джонсона:



Распределитель на основе счётчика Джонсона характеризуется небольшими аппаратными затратами и высоким быстродействием. Реализован в серии КМОП: К561ИЕ9 и К561ИЕ19. Одной из причин их применения является отсутствие импульсов помех в выходном напряжении и пониженный уровень токовых импульсов в цепях питания. Распределитель реализован в ИМС К561ИЕ8.

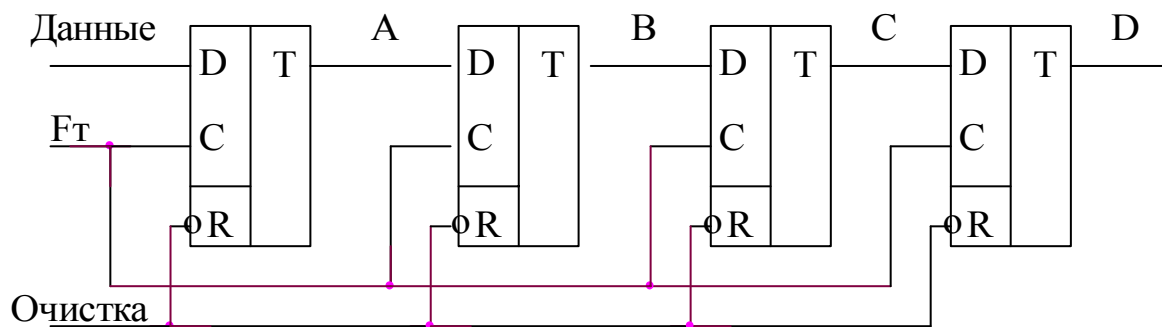
Распределители могут быть получены в виде сочетания двоичного счётчика и дешифратора. Она выгодна при большом числе каналов. А при малом числе каналов преимущество на стороне вариантов с кольцевыми регистрами или счётчиками Джонсона.

## РЕГИСТРЫ СДВИГА

Регистры сдвига служат для накопления и сдвига данных. Их работу можно наблюдать в микрокалькуляторах, когда при наборе новой цифры числа на индикаторе цифры сдвигаются влево.

### *РЕГИСТР СДВИГА С ПОСЛЕДОВАТЕЛЬНЫМИ ВВОДОМ ИНФОРМАЦИИ*

Можно выполнить на четырех D-триггерах. В D-триггерах выполняется условие:  $Q^{n+1}=D^n$ .



Такой регистр называется четырехразрядным регистром сдвига.

Сначала производится очистка регистра (триггеры устанавливаются в состояние логического “0”). Затем под воздействием тактовых импульсов производится запись данных со входа “Данные” и затем сдвиг данных вправо. Еще эта схема называется последовательным регистром сдвига. В ней можно использовать JK-триггеры и тактируемые RS-триггеры.

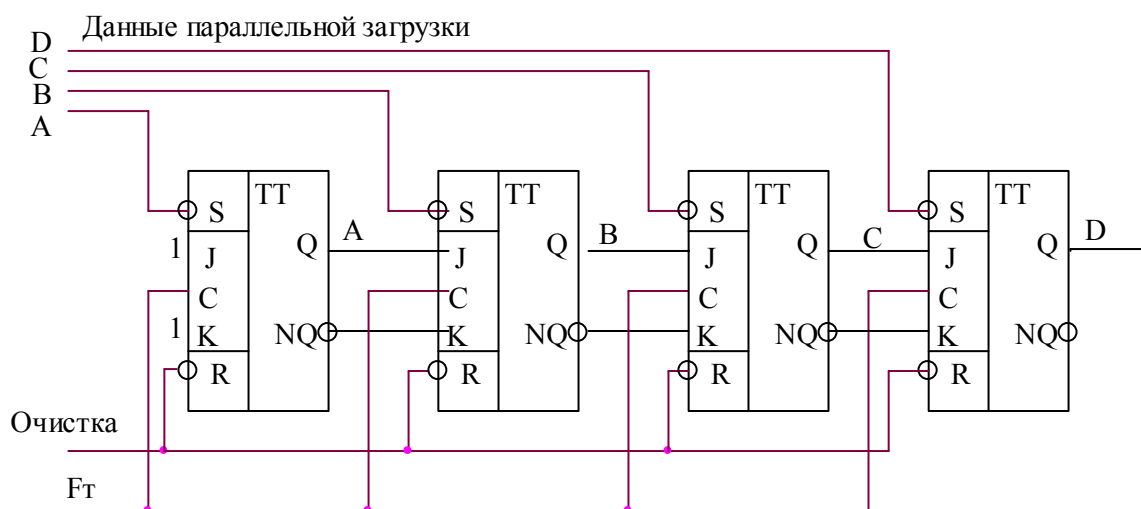
Недостатки:

1. Позволяет вводить только один бит информации за один такт.
2. При сдвиге информации вправо теряется крайний правый информационный бит.

### Регистры сдвига с параллельным вводом информации

В таком регистре происходит параллельная загрузка информации одновременно со всех входов данных на выход регистра.

На рисунке приведен пример организации регистра с параллельной загрузкой данных, выполненная на JK-триггерах.



Сигнал очистки регистра – уровень логического “0”. Входы параллельной загрузки данных связаны со входами предварительной установки триггеров (S). Подавая на вход S логический «0», устанавливаем триггеры в состояние

логической «1». Подача тактовых импульсов на вход  $F_t$  приводит к сдвигу информации в регистре вправо.